



DSW

H-1133

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of

Jun SUZUKI et al

Serial No. 10/807,158

Group Art Unit: 2816

Filed: March 24, 2004

Examiner: M. Nguyen

For: COMMUNICATION SEMICONDUCTOR INTEGRATED CIRCUIT
WITH FREQUENCY ADJUSTMENT/CONTROL CIRCUIT

SUBMISSION OF CERTIFIED PRIORITY DOCUMENT

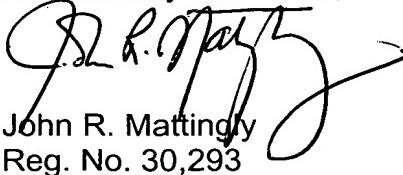
Assistant Commissioner of Patents
Washington, D.C. 20231

Sir:

Applicants submit herewith a certified priority document of corresponding Japanese Patent Application No. 2003-081734, filed March 25, 2003 for the purpose of claiming foreign priority under 35 U.S.C. § 119.

Applicants respectfully request that the priority document submitted and filed be officially considered of record.

Respectfully submitted,


John R. Mattingly
Reg. No. 30,293

MATTINGLY, STANGER, MALUR & BRUNDIDGE, P.C.
1800 Diagonal Road, Suite 370
Alexandria, Virginia 22314
(703) 684-1120
Date: October 12, 2005

日本国特許庁
JAPAN PATENT OFFICE

10,807,158

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

出願年月日
Date of Application: 2003年 3月25日

出願番号
Application Number: 特願 2003-081734

[ST. 10/C] : [JP 2003-081734]

願人
Applicant(s): 株式会社ルネサステクノロジ

CERTIFIED COPY OF
PRIORITY DOCUMENT

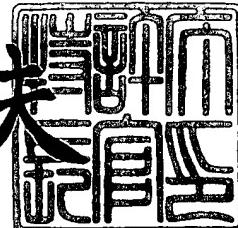
BEST AVAILABLE COPY

H-1133

2004年 6月 3日

特許庁長官
Commissioner,
Japan Patent Office

今井 康夫



【書類名】 特許願
【整理番号】 H03000951
【あて先】 特許庁長官殿
【国際特許分類】 H03L 7/00
【発明者】
【住所又は居所】 東京都小平市上水本町五丁目20番1号 株式会社日立
製作所 半導体グループ内
【氏名】 鈴木 潤
【発明者】
【住所又は居所】 東京都小平市上水本町五丁目20番1号 株式会社日立
製作所 半導体グループ内
【氏名】 宮川 裕和
【発明者】
【住所又は居所】 東京都小平市上水本町五丁目20番1号 株式会社日立
製作所 半導体グループ内
【氏名】 江積 善之
【特許出願人】
【識別番号】 000005108
【氏名又は名称】 株式会社 日立製作所
【代理人】
【識別番号】 100085811
【弁理士】
【氏名又は名称】 大日方 富雄
【電話番号】 03-3269-1430
【手数料の表示】
【予納台帳番号】 027177
【納付金額】 21,000円
【提出物件の目録】
【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 通信用半導体集積回路

【特許請求の範囲】

【請求項 1】 変調用コードをDA変換するDA変換回路と、電圧制御発振回路と、該電圧制御発振回路の発振出力と基準クロック信号の位相差を検出する位相比較回路と、該位相比較回路で検出された位相差に応じた電圧を発生して前記電圧制御発振回路に第1の制御電圧として印加する制御電圧生成回路とを備え、前記第1の制御電圧により前記電圧制御発振回路を制御して搬送波となる周波数信号を生成し、前記DA変換回路の出力に基づく第2の制御電圧により前記電圧制御発振回路を制御して前記搬送波を周波数変調して出力する通信用半導体集積回路であって、

前記電圧制御発振回路の発振出力の周波数を測定して予め設定された目標値を参照して測定値に応じた信号を生成する周波数調整制御回路を備え、該周波数調整制御回路により生成された信号に基づいて前記DA変換回路の基準電流値を変化させて前記電圧制御発振回路の発振出力の周波数を補正するように構成されることを特徴とする通信用半導体集積回路。

【請求項 2】 前記周波数調整制御回路は、電源電圧が投入されたことに応じて前記電圧制御発振回路の発振出力の周波数を測定して測定値に応じた信号を生成することを特徴とする請求項1に記載の通信用半導体集積回路。

【請求項 3】 前記周波数調整制御回路は、所定のコマンドが入力されたことに応じて前記電圧制御発振回路の発振出力の周波数を測定して測定値に応じた信号を生成することを特徴とする請求項1に記載の通信用半導体集積回路。

【請求項 4】 前記周波数調整制御回路は、前記電圧制御発振回路の発振出力もしくはそれを分周した信号の周波数を測定する周波数測定回路と、該周波数測定回路による測定値と前記目標値とから補正值を算出する演算回路とを含むことを特徴とする請求項1～3のいずれかに記載の通信用半導体集積回路。

【請求項 5】 前記DA変換回路は、前記補正值に基づいて前記基準電流を変化させる電流値切替え回路と、前記補正值を保持するレジスタとを備えることを特徴とする請求項4に記載の通信用半導体集積回路。

【請求項 6】 前記演算回路は、前記DA変換回路からの出力により前記電圧制御発振回路の発振出力の周波数を増加させる方向に制御された状態で前記周波数測定回路により測定された値と、前記DA変換回路からの出力により前記電圧制御発振回路の発振出力の周波数を減少させる方向に制御された状態で前記周波数測定回路により測定された値との差分と該差分の目標値との比に応じた信号を生成し、前記電流値切替え回路へ電流値制御信号として供給するように構成されていることを特徴とする請求項4または5に記載の通信用半導体集積回路。

【請求項 7】 前記演算回路は、前記周波数測定回路による測定値と目標値との差に応じた信号を生成し、該信号により前記電圧制御発振回路の搬送波の周波数が補正されるように構成されていることを特徴とする請求項4～6のいずれかに記載の通信用半導体集積回路。

【請求項 8】 前記電圧制御発振回路は、LC共振型発振回路で構成され、LC共振回路を構成する容量値が変化されることにより発振周波数が変化されるように構成されていることを特徴とする請求項4または5に記載の通信用半導体集積回路。

【請求項 9】 前記電圧制御発振回路は、複数の容量素子と各容量素子と直列に接続されたスイッチ素子とからなる容量値切替え回路を備え、前記スイッチ素子のうちオン状態にされるものが切り替えられることにより発振周波数が変化されるように構成されていることを特徴とする請求項8に記載の通信用半導体集積回路。

【請求項 10】 前記電圧制御発振回路は、第1の可変容量手段および第2の可変容量手段を備え、前記第1の可変容量手段の容量値が前記第1の制御電圧により、また前記第2の可変容量の容量値が前記第2の制御電圧により変化されることでそれぞれ独立して発振周波数が変化されるように構成されていることを特徴とする請求項1～9のいずれかに記載の通信用半導体集積回路。

【請求項 11】 変調用コードをDA変換するDA変換回路と、電圧制御発振回路と、該電圧制御発振回路の発振出力と基準クロック信号の位相差を検出す位相比較回路と、該位相比較回路で検出された位相差に応じた電圧を発生して前記電圧制御発振回路に第1の制御電圧として印加する制御電圧生成回路とを備

え、前記第1の制御電圧により前記電圧制御発振回路を制御して搬送波となる周波数信号を生成し、前記D A変換回路の出力に基づく第2の制御電圧により前記電圧制御発振回路を制御して前記搬送波を周波数変調して出力する通信用半導体集積回路であって、

前記電圧制御発振回路の発振出力の周波数を測定して予め設定された目標値を参照して測定値に応じた信号を生成する周波数調整制御回路を備え、該周波数調整制御回路により生成された信号に基づいて前記D A変換回路の特性を変化させて前記電圧制御発振回路の発振出力の周波数を補正するように構成されてなることを特徴とする通信用半導体集積回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、電圧制御発振器（VCO）の発振周波数の調整技術に関し、例えば電圧制御発振器によりキャリア周波数信号（搬送波）を生成しながら送信データに基づいて電圧制御発振器を制御して搬送波の周波数変調を行なう無線通信システムの送信系に用いられる通信用半導体集積回路に適用して有効な技術に関する。

【0002】

【従来の技術】

従来、例えばパソコンやプリンタなどの周辺装置間での無線通信によるデータ送信に関する規定を定めているブルートゥースと呼ばれる規格では、2.4GHz帯のキャリア周波数信号に±160kHzで変調をかけてデータを送信する周波数変調方式が採用されている。

このような周波数変調を行なう場合、搬送波を生成する電圧制御発振器を、送信データに基づいて制御して周波数を変調する方式が考えられる。この変調に用いられる電圧制御発振器としては、制御電圧で電流を変化させて発振周波数を制御する方式の回路や制御電圧で可変容量の容量値を変化させて発振周波数を制御するLC共振型電圧制御発振器が知られている。

【0003】

上記のような無線通信に使用される電圧制御発振器は所望の周波数範囲で発振しなければならないが、電圧制御発振器の発振周波数は製造ばらつきによって所望の周波数範囲からずれることが多い。そこで、従来は、製造工程の最終段階で、プローブ検査により電圧制御発振器の周波数を一つ一つ測定し、電圧制御発振器を構成する容量素子の容量値を、レーザなどを用いたトリミングにより調整して周波数を合わせ込むことが行なわれていた。しかしながら、かかる製造工程でのトリミングによる周波数の調整は製造コストを高くするという不具合がある。

【0004】

また、半導体チップ上に形成された容量素子は、チップに加わる応力によって電極間距離が変化して容量値が変化することがあるため、チップの実装形態によって電圧制御発振器の発振周波数がばらつくことがある。また、素子特性の経時変化や温度変動で電圧制御発振器の発振周波数がずれるおそれもある。しかるに、製造工程でのトリミングによる周波数の調整では、実装形態によってばらついたり動作環境変化でずれた電圧制御発振器の発振周波数を補正することはできない。

【0005】

ところで、従来、電圧制御発振器の自走周波数を自動的に調整することができるPLL回路に関する発明として、ループフィルタから電圧制御発振器へ供給される制御電圧と基準となる電圧とを比較する比較回路と、該比較回路の比較結果に基づいてトリミングデータを生成する回路とを設けたものが提案されている（例えば、特許文献1参照）。

【0006】

【特許文献1】

特開平7-46123号公報

【0007】

【発明が解決しようとする課題】

周波数変調方式においては、キャリア周波数のばらつきの他に、同一の送信データで変調をかけても周波数の変位量がばらつくという問題がある。上記先願発明は、トリミングデータにより電圧制御発振器を含むPLL回路のメインループ

における周波数（周波数変調方式におけるキャリア周波数に相当）のばらつきを調整できるようにしたものにすぎない。そのため、電圧制御発振器に変調情報を与えて搬送波を周波数変調させる無線通信システムの送信系に用いられる変調用の電圧制御発振器において、変調より周波数の変位量のばらつきを調整することまではできないという課題がある。

【0008】

この発明の目的は、上記のような課題を解決するためになされたもので、製造工程でトリミングを行なうことなく電圧制御発振回路（VCO）の発振周波数を調整することができる通信用半導体集積回路を提供することにある。

この発明の他の目的は、送信データに基づいて電圧制御発振回路（VCO）を制御して搬送波の周波数変調を行なう無線通信システムにおいて、変調用VCOのキャリア周波数および変調による周波数の変位量を調整できる通信用半導体集積回路を提供することにある。

【0009】

この発明のさらに他の目的は、システムに実装された状態で電圧制御発振回路（VCO）のキャリア周波数および変調による周波数の変位量を調整することができる通信用半導体集積回路を提供することにある。

この発明の前記ならびにそのほかの目的と新規な特徴については、本明細書の記述および添付図面から明らかになるであろう。

【0010】

【課題を解決するための手段】

本願において開示される発明のうち代表的なものの概要を説明すれば、下記のとおりである。

すなわち、電圧制御発振回路（VCO）の第1の制御電圧をPLLループからのフィードバック信号により制御して搬送波となるキャリア周波数信号を生成しながら、送信データに基づいて生成されたコードをDA変換するDA変換回路の出力によって上記電圧制御発振回路の第2の制御電圧を制御して搬送波の周波数変調を行なう通信用半導体集積回路において、上記電圧制御発振回路の発振出力の周波数を測定し目標値を参照して上記DA変換回路の電流値を調整し変調によ

る周波数の変位量のずれを補正する周波数調整手段を設けるようにしたものである。

【0011】

本発明によれば、周波数調整手段により周波数の変位量のずれを補正することができるため、電圧制御発振回路を有する通信用半導体集積回路がシステムに実装された状態で電圧制御発振回路の変調による周波数の変位量を調整することができるようになり、これによって製造工程でトリミングを行なうことなく電圧制御発振回路における変調による周波数の変位量のばらつきを補正することができるとともに、動作環境変化による周波数変位量のずれも補正することができるようになる。

【0012】

また、望ましくは、上記周波数調整手段は、電圧制御発振回路の周波数の測定値と目標値との差に応じた信号を生成し、該信号により上記電圧制御発振回路を構成する容量の値を変化させて搬送波のキャリア周波数も調整できるように構成する。これにより、電圧制御発振回路の発振出力のキャリア周波数と変調による周波数の変位量の両方を共通の回路により補正することができるようになり、別々の調整手段を設ける場合に比べて回路規模を小さくすることができる。

【0013】

【発明の実施の形態】

以下、本発明の好適な実施例を図面に基づいて説明する。

図1には、本発明に係る通信用半導体集積回路を利用して好適な無線通信システムの構成例が示されている。

図1において、ATは信号電波の送受信用アンテナ、SWは送受信切替え用のスイッチ、110はアンテナATより受信された信号を中間周波数にダウンコンバートしてから復調、增幅しベースバンド信号に変換する受信系回路、130はキャリア周波数信号を生成しベースバンド回路350からのベースバンド信号により該キャリア周波数信号を変調してアンテナATより送信する送信系回路である。受信系回路110と送信系回路130は、1つの半導体チップ上に半導体集積回路として構成することができる。

【0014】

送信系回路130は、ベースバンド回路350から入力されたベースバンド信号（送信データが反映された矩形波信号）をサンプリングして変調のためのコードを生成するガウスフィルタ131と、該フィルタのデジタル出力をDA変換して階段波形のアナログ信号を生成するDA変換回路132と、生成された階段波形の信号を滑らかな波形にするローパス・フィルタ133と、電圧制御発振回路（VCO）からなりローパス・フィルタ133の出力電圧により発振周波数が制御されることで変調を行なう変調用発振回路134と、変調された信号を受けてアンテナATを駆動して信号電波の送信を行なうパワーアンプ135などから構成される。

【0015】

さらに、この実施例の送信系回路130には、上記変調用発振回路134の出力を分周する分周器136と、該分周器136の出力と基準クロック信号 ϕ_c の位相とを比較して位相差に応じた電圧を発生して上記VCO134の発振周波数を制御する位相比較器などからなるPLL回路137とが設けられている。上記変調用発振回路134と分周器136とPLL回路137とでPLL（フェーズ・ロックド・ループ）が構成され、キャリア周波数信号 f_c を発生する。

【0016】

そして、送信データに基づいて生成されているローパス・フィルタ133の出力電圧 V_2 により変調用発振回路134の発振周波数を、所定の周波数 Δf だけ変化させることでキャリア周波数信号 f_c を変調させるように構成されている。ブルートゥース・システムの場合には、PLLループ側で生成した2.4GHz帯のキャリア周波数信号 f_c に、変調用AD変換回路132の側から±160kHzで変調をかけてデータを送信するように構成される。

【0017】

また、この実施例の送信系回路130には、上記分周器136により分周された信号に基づいて変調用発振回路134の発振周波数（ $f_c \pm \Delta f$ ）を検出して周波数の調整を行なう周波数調整制御回路138と、ベースバンド回路350からのコマンドに応じて送信系回路130および受信系回路110を制御して所定

のシーケンスに従って動作させるシーケンサなどからなるコントローラ139が設けられている。

【0018】

シーケンサは、外部から供給されるコマンドを保持するレジスタと、コマンドに対応した一連のマイクロ命令群が格納されたROM（リード・オンリ・メモリ）と、該ROMから読み出されたマイクロ命令コードをデコードして内部制御信号を生成するデコーダなどから構成することができる。

【0019】

上記ガウスフィルタ131は、入力データを順次取り込むシフトレジスタと、取り込まれたデータと所定のフィルタ係数とを掛け算し順次加算する積和演算器とから構成されたFIR（Finite Impulse Response）型フィルタにより構成される。

【0020】

受信系回路110は、アンテナATより受信された信号を増幅する低雑音増幅回路（LNA）111と、増幅された受信信号と上記送信側VCOからの発振信号とを合成することで中間周波数（例えば2MHz）の信号にダウンコンバートするミクサ（MIX）112と、隣接チャネルからの漏洩信号を除去して当該チャネルの信号成分を抽出するバンドパス・フィルタ113と、受信信号を所定の振幅まで増幅する利得可変なプログラマブル・ゲイン・アンプ（AGC）114と、アナログ信号をデジタル信号に変換するAD変換回路115と、受信データを復調する復調回路116と、復調された信号から高周波成分（ノイズ）を除去してベースバンド回路350へ受信データを渡すローパス・フィルタ（LPF）117などから構成される。

【0021】

図2には、上記送信系回路130を構成する変調用発振回路134の周波数を調整する回路の概略構成例を示す。図2において、図1に示されている回路ブロックと同一の回路ブロックには、同一の符号を付して重複した説明は省略する。

図2に示されているように、変調用発振回路134は、LC共振型発振器などからなるVCO134aとその容量値を変化させることで発振周波数（キャリア

周波数 f_c) を調整する容量値切替え回路 134b とからなる。DA 変換回路 132 は、デジタル信号をアナログ信号に変換する DA 変換器 132a と、該 DA 変換器 132a の基準電流値を変化させることで出力アナログ値を調整しそれによって VCO 134a 内の可変容量素子の容量値を変化させて変調による周波数変位量 Δf を調整する電流値切替え回路 132b とからなる。

【0022】

周波数調整制御回路 138 は、変調用発振回路 134 の発振出力を分周する分周器 136 により分周された信号のパルス数を基準となるクロック信号 ϕ_b に基づいて所定時間だけ計数するカウンタ 138a と、該カウンタ 138a の計数值と所定の設定値とを比較してずれ量に応じて、前記容量値切替え回路 134b の容量値や前記電流値切替え回路 132b の電流値を変化させる信号 CB1～CBn, CC0～CC3 を生成する演算ロジック 138b と、カウンタ 138a の計数值と比較される上記設定値を外部から設定可能なレジスタ 138c とにより構成されている。

【0023】

具体的には、周波数調整制御回路 138 が前記容量値切替え回路 134b の容量値を増加させると図 3 (a) のように VCO 134a の自走発振周波数は減少し、前記容量値切替え回路 134b の容量値を減少させると VCO 134a の自走発振周波数は増加する。また、周波数調整制御回路 138 が電流回路 132b の電流値を増加させると図 3 (b) のように VCO 134a の自走発振周波数は増加し、電流値を減少させると VCO 134a の自走発振周波数は減少する。

【0024】

PLL 回路 137 は、VCO 134a の発振出力を分周する分周器 136 により分周された信号と基準クロック信号 ϕ_c の位相とを比較して位相差に応じた制御信号 UP, DOWN を生成する位相比較器 PDC と、該位相比較器 PDC の出力信号によってチャージアップまたはチャージダウン動作をするチャージポンプ CGP と、該チャージポンプ CGP の電流によって充放電される容量素子などからなるループフィルタ FLT とにより構成され、位相比較器 PDC で検出した位相差に応じた電圧 V1 を上記 VCO 134a へフィードバックして、VCO 13

4 a の発振周波数を制御する。このPLLループの作用で発生される発振信号が、キャリア周波数信号 f_c とされる。

【0025】

なお、この実施例においては、前記位相比較器PDCに供給される基準クロック信号 ϕ_c の元になる周波数精度の高いクロック信号 ϕ_0 を生成する水晶発振回路140と、該発振信号 ϕ_0 を分周して上記基準クロック信号 ϕ_c や上記カウンタ138aに供給されるクロック信号 ϕ_b を生成する分周器141なども設けられている。

【0026】

また、ループフィルタFLTと変調用VCO134aとの間には、PLLループを遮断して、ループフィルタFLTからの制御電圧V1の代わりに、基準電圧 V_{ref} をVCO134aに印加するための切替えスイッチSWcが設けられている。このスイッチSWcを、シーケンサ139が周波数調整時に制御信号によって基準電圧 V_{ref} の選択側へ切り替えることで、VCO134aを所望の周波数で発振させることができる。所定のレベルの基準電圧 V_{ref} を印加してVCO134aを発振動作させたときに、VCO134aが所望の周波数で発振しないときは、周波数がずれていると判定することができる。基準電圧 V_{ref} は外部から供給してもよいが、内部で生成するように構成してもよい。

【0027】

さらに、ブルートゥース・システムの場合には、上記カウンタ138aを分周器136と位相比較器137との間に可変分周器として設けるとともに、これに付随してレジスタを設けて、このレジスタに、カウンタ138aが計数すべきカウント値をベースバンド回路350が設定するように構成してもよい。これにより、例えばキャリア周波数を1MHzのような単位でずらし、2.402GHz～2.480GHzの間で1MHzおきに設定される数10チャネルのいずれかチャネルに周波数ホッピングさせることができる。また、実施例では、変調用発振回路134の発振出力を分周器136で分周した信号をカウンタ138aにより計数しているが、カウンタ138aにより変調用発振回路134の発振出力を直接計数するようにしてもよい。

【0028】

図4には、上記変調用発振回路134を構成するVCO134aとして用いられるLC共振型発振回路の一実施例を示す。

この実施例の発振回路は、インダクタンス素子（L）と容量素子（C）とを有し、LC値によって発振周波数が決定されるLC共振型発振回路であり、図2に示されているように、エミッタ共通接続されかつ互いにベースとコレクタとが交差結合された一対のPNPバイポーラ・トランジスタQ11, Q12と、該トランジスタQ11, Q12の共通エミッタと接地点との間に接続された定電流源Icと、各トランジスタQ11, Q12のコレクタと電源電圧端子Vccとの間にそれぞれ接続されたインダクタL1, L2と、上記トランジスタQ11, Q12のコレクタ端子間に直列に接続された容量C11, 抵抗R11, R12, 容量C12およびこれらと並列に接続された容量C21, 抵抗R21, R22, 容量C22と、接続ノードN11, N12, N21, N22と接地点との間に接続された可変容量素子としてのバラクタダイオードDv11, Dv12, Dv21, Dv22と、トランジスタQ11, Q12のコレクタ端子間に接続された容量値切替え回路134bとから構成されている。

【0029】

上記定電流源Ic1とIc2は同一電流値、インダクタL1とL2、容量C11とC12、C21とC22、抵抗R1とR2、ダイオードDv1とDv2もそれぞれ同一の値である。

【0030】

この実施例のVCO134aは、抵抗R11とR12の接続ノードN10に印加される発振制御電圧V1または抵抗R21とR22の接続ノードN20に印加される発振制御電圧V2に応じてバラクタ・ダイオードDv11, Dv12またはDv21, Dv22の容量値が変化されることにより、発振周波数が変化される。

【0031】

図2の変調用VCO134aとして用いられる場合、接続ノードN10には、PLLループからの制御電圧V1が印加されてキャリア周波数を決定し、接続ノ

ードN20には、図2に示されているローパス・フィルタ133からの周波数変調用制御電圧V2が印加されて変調による周波数変位量が制御されるように接続がなされる。VCOの発振出力 ϕ_{out} は、トランジスタQ11, Q12のコレクタとインダクタL1, L2との接続ノードのいずれか一方から取り出すことができるが、両方の接続ノードから差動出力として取り出すことも可能である。

【0032】

容量値切替え回路134bは、トランジスタQ11, Q12のコレクタ間に、直列形態の容量およびスイッチの組がn個並列に接続され、スイッチSW1……SWnのオン・オフ状態に応じてQ11, Q12のコレクタ間に接続される実質的な容量値が切替え可能に構成されている。容量C1……Cnの容量値はそれぞれ2のm乗（mは0, 1, 2のような正の整数）の重みを有するように設定されており、スイッチSW1～SWnのオン・オフ制御信号CB1～CBnの組合せに応じて容量値が変化されることによって、図5に示すように、周波数が段階的に変化される。なお、図5には、n=3、すなわち3組の容量とスイッチが設けられている場合におけるVCOの制御電圧（V1, V2）と自走発振周波数との関係を示す。

【0033】

次に、VCO134aにおける変調による周波数変位量を調整するためDA変換回路132へ供給される基準電流を切り替える電流値切替え回路132bとDA変換器132aの構成について説明する。

図7には、電流値切替え回路132bの具体的な回路例が示されている。なお、図7においては、図示の都合上、変調用DA変換器132aとVCO134aとの間に設けられるロウパス・フィルタ133は省略されている。

【0034】

電流値切替え回路132bは、2のm乗（mは0, 1, 2, 3のような正の整数）の重みを有する重み電流源I0～I3と、これらの重み電流源I0～I3と直列に接続された切替えスイッチSW0～SW3と、これらのスイッチSW0～SW3の制御情報を保持するレジスタREGにより構成されている。レジスタREGは、周波数調整制御回路138の演算ロジック138bから出力される調

整制御信号CC0～CC3を保持し、その保持情報に従ってスイッチSW0～SW3のオン、オフ状態を設定する。

【0035】

スイッチSW0～SW3の一方の端子はそれぞれ接地点に接続され、他方の端子はそれぞれDA変換器132aの基準電流Irefを生成する基準電流源BSCに接続されており、スイッチが基準電流源BSC側に切り替えられると、重み電流源I0～I3のうちそのスイッチに対応する電流源の電流が基準電流源BSCへ流されることにより、DA変換器132aに流される基準電流IREFが減少される。

【0036】

そして、DA変換器132aに流される基準電流IREFがスイッチSW0～SW3の状態に応じて切り替えられると、同一入力に対するDA変換器132aの出力レベルが変化して、VCO134aの制御電圧V2の振幅が図6に示すようになります。VCO134aの変調による周波数変位量が変化されるように構成されている。

【0037】

なお、基準電流Irefを生成する基準電流源BSCはバンドギャップリファランス回路のような定電圧回路と該回路で生成された定電圧をベースに受けるトランジスタとから構成することができる。

【0038】

図8には、上記DA変換器132aの具体的な回路例を示す。この実施例のDA変換回路は、図7に示されているような構成を有する電流値切替え回路132bにより基準電流源BSCにより流される基準電流Irefを調整した電流IREFで引かれる電流源CS1と、該電流源CS1とカレントミラー接続されそれ基準電流IREFの1/32, 1/16, 1/8, 1/4, 1/2の電流を流す重み電流源Cw0～Cw4と、これらの重み電流源Cw0～Cw4と直列に接続された切替えスイッチSW10～SW14と、これらのスイッチSW10～SW14の共通接続端子側に接続された電流-電圧変換用抵抗Reとから構成されている。

【0039】

上記スイッチSW10～SW14の他方の端子はそれぞれ接地点に接続されており、重み電流源Cw0～Cw4の電流はスイッチSW10～SW14により、電流－電圧変換用抵抗Reまたは接地点のいずれかに流されるように構成されている。抵抗Reとしては100Ωのような抵抗値を有するものが使用され、抵抗Reの他端には、所定のバイアス電圧Vbiasが印加される。

【0040】

このDA変換器132aは、上記ガウスフィルタ131の出力B4～B0によってスイッチSW10～SW14が切替え制御されることで、抵抗側へ切り替えられたスイッチを流れる電流を合成した電流が抵抗Reに流される。そして、抵抗Reによってこの電流が電圧に変換されることにより、ガウスフィルタ131の出力B4～B0に応じて、25すなわち32段階のいずれかの電圧DAVoutがDA変換器132aから出力される。

【0041】

次に、図2の実施例の送信系回路におけるVCO134aのキャリア周波数と周波数変位量の調整手順を、図9のフローチャートを用いて説明する。なお、この実施例の送信系回路においては、電源投入またはコマンド入力のいずれかによって、図9のフローチャートに従った周波数の自動調整処理が実行されるようにシーケンサ139が構成されており、電源が投入されたときは図9の左側のステップS1から、また周波数調整実行コマンドが入力されたときは図9の右側のステップS15から処理が開始される。

【0042】

先ず、電源が投入されたときの全自動トリミング処理を説明すると、電源投入によりパワーアップシーケンスが起動して自動調整のための初期設定が行なわれる（ステップS1）。具体的には、演算ロジック138cから変調用発振回路134内の容量値切替え回路134bに供給される制御信号CB1～CB3を所定の状態に設定して、容量値切替え回路134bがその容量値可変範囲のほぼ中心の容量値となるようにスイッチSW1～SW3をオン、オフ設定する。

【0043】

また、シーケンサ139は、PLLループ上のスイッチSWcを基準電圧Vref側に切り替えて、VCO134aが所定のキャリア周波数で発振動作するようになる。基準電圧Vrefは、制御電圧V1の可変範囲の電圧であればよく、例えば制御電圧V1の可変範囲ほぼ中心の電圧が選択される。また、この基準電圧Vrefの電圧値に応じて、周波数調整制御回路138内のレジスタ138cには、制御電圧V1として基準電圧Vrefが印加されたときに期待されるVCO134aの周波数に対応したカウント値（目標値）を設定する。

【0044】

さらに、シーケンサ139は、DA変換回路132内のレジスタREGに適当な値を設定して、DA変換回路132内の電流値切替え回路132bに所定の電流（例えば電流可変範囲内の中心電流値）が流れるようにする。これにより、VCO134aの制御電圧V2が設定される。なお、レジスタREGへの設定より制御電圧V2を固定させる代わりに、PLLループ上のスイッチSWcと同様な切替えスイッチを変調制御側に設けて、ロウパス・フィルタ133からの制御電圧V2に代えて所定の基準電圧を与えるようにしてもよい。

【0045】

次に、シーケンサ139は、水晶発振器140の発振動作が安定するのを待つ（ステップS2）。それから、周波数調整制御回路138にイネーブル信号を与えてVCO134aの発振出力を、分周器141からのクロック信号 ϕ_b の周期によって決まる所定時間だけカウンタ136で計数させる（ステップS3）。この実施例では、周波数精度として1MHzが得られるように、例えばカウンタ138aの計数時間が32μ秒に、また目標カウント値が「2440」に設定され、さらにクロック信号 ϕ_b の周波数すなわち分周器141の分周比もこれを可能にするように予め設定されている。

【0046】

続いて、シーケンサ139は、演算ロジック138bによりカウンタ138aの計数値とレジスタ138cに予め設定されている目標値との差分を演算させ、VCO134aの発振周波数が目標値からどの位ずれているかを判定する（ステップS4）。そして、カウンタ138aにより計数した実測値と目標値との差が

「+10」以上の時はステップS5へ移行してトリミング値を1つ減らす。

【0047】

これにより、変調用発振回路134内の容量値切替え回路134bでは容量値が一段階だけ大きくされ、VCO134aの発振周波数は減少される。一方、実測値と目標値との差が「-10」以下の時はステップS6へ移行してトリミング値を1つ増やす。これにより、変調用発振回路134内の容量値切替え回路134bでは容量値が一段階だけ小さくされ、VCO134aの発振周波数は増加される。それから、容量の切替えで変化したVCO134aの発振周波数が安定するのを待ってから、再びステップS3へ戻って周波数の計数を行なう（ステップS7）。

【0048】

ステップS4で、VCO134aの発振周波数の実測値と目標値との差が「-10」～「+10」の間にあると判定したときは、VCO134aの発振周波数が目標の範囲内に入っているキャリア周波数のトリミングが終了したものとみなして、変調による周波数変位量のトリミングのためにステップS8へ移行する。ステップS8では、変調用DA変換回路132に、VCO134aにおける発振周波数 f_c を所定の周波数 $+ \Delta f$ だけ増加させる方向へ動作させる変調制御データを入力させる設定（+側変位）を行なう。このとき、カウンタ138aの計数時間と分周器141の分周比の設定も行なわれる。

【0049】

そして、シーケンサ139は、VCO134aの発振動作が安定するのを待つ（ステップS9）。それから、周波数調整制御回路138にイネーブル信号を与えてVCO134aの発振出力を、分周器141からのクロック信号 ϕ_b の周期によって決まる所定時間だけカウンタ136で計数させる（ステップS10）。この実施例では、変調による周波数変位量精度として2.5kHzが得られるよう、例えばカウンタ138aの計数時間が12.8μ秒に設定され、さらにクロック信号 ϕ_b の周波数すなわち分周器141の分周比もこれを可能にするように設定されている。なお、ステップS10のカウンタ138aの計数値はレジスタに保持される。

【0050】

続いて、シーケンサ139は、変調用DA変換回路132に、VCO134aにおける発振周波数 f_c を所定の周波数 $- \Delta f$ だけ減少させる方向へ動作させる変調制御データを入力させる設定（一側変位）を行なう（ステップS11）。そして、VCO134aの発振動作が安定するのを待ち（ステップS12）。それから、VCO134aの発振出力を所定時間だけカウンタ136で計数させる（ステップS13）。

【0051】

次に、シーケンサ139は、演算ロジック138によって、ステップS10とS13で得られた計数値とから、次式

$$(\text{目標値} \div \text{実測値}) \times \text{DACトリミング初期値}$$

を用いてDA変換器132aの基準電流のトリミング値を計算し、そのトリミング値に基づいて電流値切替え回路132b内のレジスタREGの値を書き換えて電流値を変更する（ステップS14）。これによりトリミングが終了する。

【0052】

なお、このステップでの計算式における目標値と実測値は、それぞれカウンタ138aの+側変位時の計数値と一側変位時の計数値との差分の目標値と、その差分実測値である。この実施例では、ステップS14で、演算によりトリミング値を決定しているので、一回の設定変更で変調による周波数変位量のトリミングを完了することができる。

【0053】

上述したように、本実施例においては、同一のカウンタ138aおよび共通の演算ロジック138bを用いてVCO134aのキャリア周波数のばらつきと変調による周波数変位量のばらつきを自動調整するようにしているため、キャリア周波数のばらつき調整と変調による周波数変位量のばらつき調整のためにそれぞれ別個の回路を設ける場合に比べて回路規模を小さくすることができる。

【0054】

次に、システム稼動中における変調用VCO134aの周波数のばらつき調整（半自動トリミング）について説明する。

半自動トリミング処理は、ベースバンド回路等からシーケンサ 139 内のコマンドレジスタへの所定のコマンド（周波数調整実行コマンドと称する）の書き込みによって開始される。シーケンサ 139 は、周波数調整実行コマンドが入力されると、自動調整のための初期設定を行なう（図 9 の右側のステップ S 15 参照）。この初期設定は、電源投入時にステップ S 1 で行なわれる設定とほぼ同じである。

【0055】

その後、ステップ S 16 で VCO 134a の発振周波数が安定するのを待ってから、周波数を測定するステップ S 3 へ移行する。電源投入時と異なり既に水晶発振器 140 は発振動作しているので、VCO 134a の発振動作安定待ち時間（1m秒）は電源投入時の待ち時間（6m秒）よりも短くてよい。ステップ S 3 の周波数測定処理以降の処理は、前述した電源投入時の周波数調整処理と共通であるので、説明は省略する。

【0056】

このように、本実施例においては、電源投入時とシステム稼動中にそれぞれ変調用 VCO 134a の周波数のばらつき調整を行なえるように構成されているため、製造工程で周波数のトリミングを行なう必要がなく製造コストを下げることができるとともに、経時変化や温度変動で周波数がずれた場合にも補正することができ、精度の高い通信を行なえるようになるという利点がある。

【0057】

以上本発明者によってなされた発明を実施例に基づき具体的に説明したが、本発明は上記実施例に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。例えば、上記実施例においては、VCO のキャリア周波数のばらつきと変調による周波数変位量のばらつきの両方をそれぞれ自動調整できるようにした場合について説明したが、例えばキャリア周波数のばらつき調整は製造工程でのトリミングで行ない、VCO の変調による周波数変位量のばらつきのみ自動調整できるようにすることも可能である。

【0058】

また、上記実施例においては、VCO を内蔵した通信用半導体集積回路をシス

テムに組み込んだ状態で、VCOのキャリア周波数のばらつきと変調による周波数変位量のばらつきを自動調整するようにした場合について説明したが、前記実施例における電流値切替え回路132b内のスイッチを制御する信号CB1～CBnを保持するレジスタREGおよび容量値切替え回路134b内のスイッチを制御する信号CB1～CBnを保持するレジスタを、不揮発性メモリもしくはフューズ素子に置き換えて、製造工程で実施例の回路を利用して周波波数を測定して周波波数のばらつきを補正する値を不揮発性メモリもしくはフューズ素子に設定しておくようすることも可能である。

【0059】

さらに、実施例では電流値切替え回路132bと容量値切替え回路134bはそれぞれ段階的に電流値と容量値を変化させるように構成されているが、連続的に変化させるように構成しても良い。また、精度は低下するがカウンタ138aによるVCOの発振出力の計測時間を半分等にして、短時間に周波数のトリミングを完了させる時短モードを設けるようにしてよい。

【0060】

また、上記シーケンサ(139)は、カウンタとデコーダで構成することも出来る。上記実施例では、カウンタ138aの計数値と比較される設定値は、外部から設定可能なレジスタ138cに設定されることになっているが、レジスタを使わずに固定的にしても良い。しかしながら、実施例の様に、外部から設定可能なレジスタを使うことにより、自由度を向上させることが出来る。

【0061】

以上の説明では主として本発明者によってなされた発明をその背景となった利用分野であるブルートゥースのような無線通信システムに使用されるVCOに適用した場合について説明したが、本発明はそれに限定されるものでなく、携帯電話器などの周波数変調方式の無線通信システムに用いられるVCOを内蔵した通信用半導体集積回路に広く利用することができる。

【0062】

【発明の効果】

本願において開示される発明のうち代表的なものによって得られる効果を簡単

に説明すれば下記のとおりである。

すなわち、本発明に従うと、電圧制御発振回路を有する通信用半導体集積回路に内蔵された周波数調整制御回路により変調による周波数変位量を補正することができるため、システムに実装された状態で電圧制御発振回路の変調による周波数変位量を調整することができるようになり、これによって製造工程でトリミングを行なうことなく電圧制御発振回路の発振周波数ばらつきを補正することができ、コストを低減することができる。また、動作環境変化による周波数のずれも補正することができ、精度の高い通信を行なえるようになる。

【0063】

また、本発明に従うと、上記周波数調整制御回路が、電圧制御発振回路の周波数の測定値と目標値との差に応じた信号を生成し、該信号により上記電圧制御発振回路を構成する容量の値を変化させて搬送波のキャリア周波数も調整できるよう構成される。これにより、電圧制御発振回路の発振信号のキャリア周波数と変調による周波数変位量の両方を共通の周波数調整制御回路により補正することができるようになり、回路規模の増大を回避することができるようになる。

【図面の簡単な説明】

【図1】

本発明に係る通信用半導体集積回路を利用して好適な無線通信システムの構成例を示すブロック図である。

【図2】

本発明に係る通信用半導体集積回路の送信系回路の一実施例を示すブロック図である。

【図3】

図3（a）は実施例の送信系回路におけるVCOに接続される容量とVCOの周波数との関係を示すグラフ、図3は実施例の送信系回路におけるDA変換回路のオンされる電流源とVCOの周波数との関係を示すグラフである。

【図4】

本発明に係る通信用半導体集積回路に用いられるLC共振型VCOの一実施例を示す回路図である。

【図5】

実施例の送信系回路に用いられるLC共振型VCOにおける制御電圧（V1）とVCOの発振周波数との関係を示すグラフである。

【図6】

実施例の送信系回路に用いられるDA変換回路における電流源の切替えと生成されるVCO制御電圧（V2）との関係を示す説明図である。

【図7】

実施例の送信系回路に用いられるDA変換回路の電流値切替え回路の具体例を示す回路図である。

【図8】

実施例の送信系回路に用いられるDA変換回路の具体例を示す回路図である。

【図9】

実施例の周波数調整制御回路を用いてVCOのキャリア周波数と変調による周波数変位量を調整する手順の一例を示すフローチャートである。

【符号の説明】

110 受信系回路

111 ロウノイズアンプ

112 ミクサ

113 バンドパス・フィルタ

114 利得可変アンプ

115 AD変換回路

116 復調回路

117 ローパス・フィルタ

130 送信系回路

131 ガウスフィルタ

132 DA変換回路

132a 電流値切替え回路

133 ローパス・フィルタ

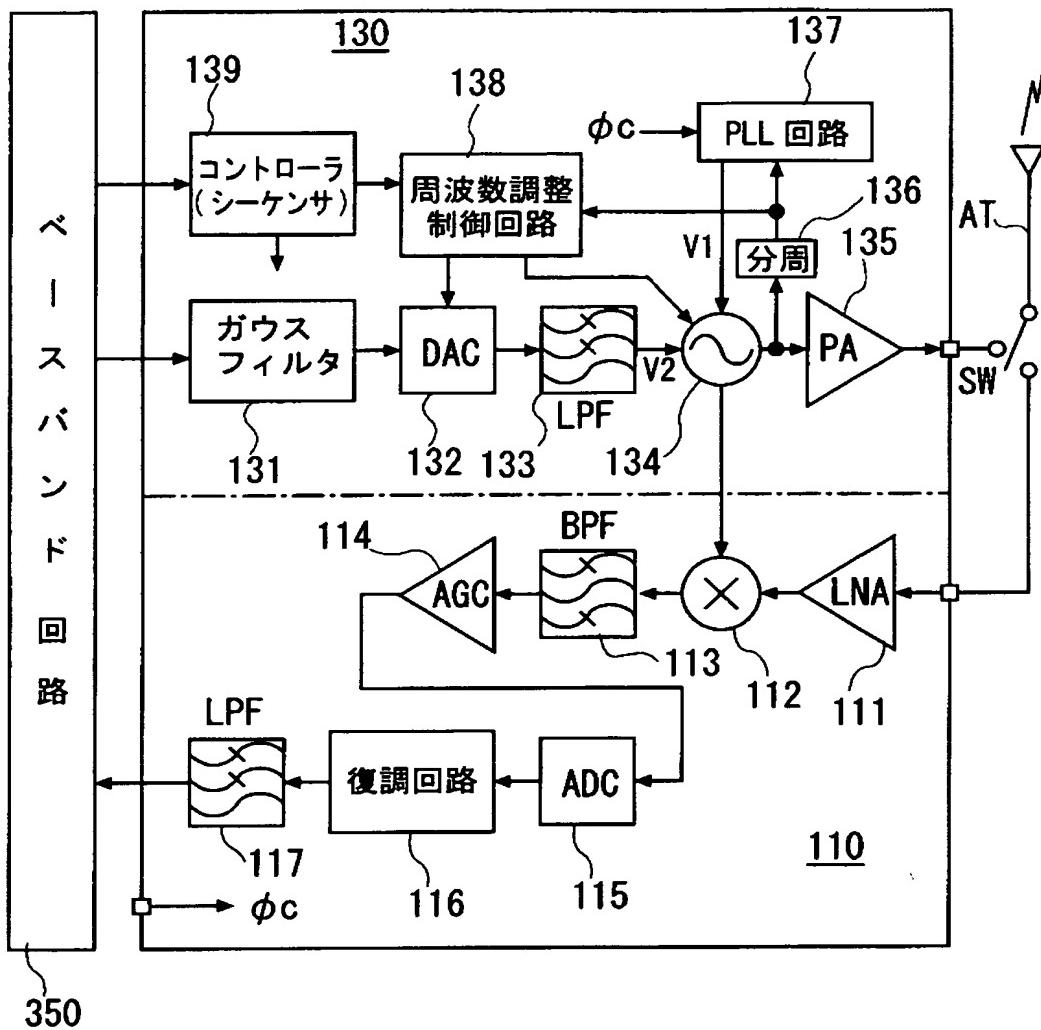
134 電圧制御発振回路（VCO）

- 134b 容量値切替え回路
- 135 送信用パワーアンプ
- 136 分周器
- 137 PLL回路
- 138 周波数調整制御回路
- 139 コントローラ（シーケンサ）
- C G P チャージポンプ
- F L T ループフィルタ
- R E G レジスタ

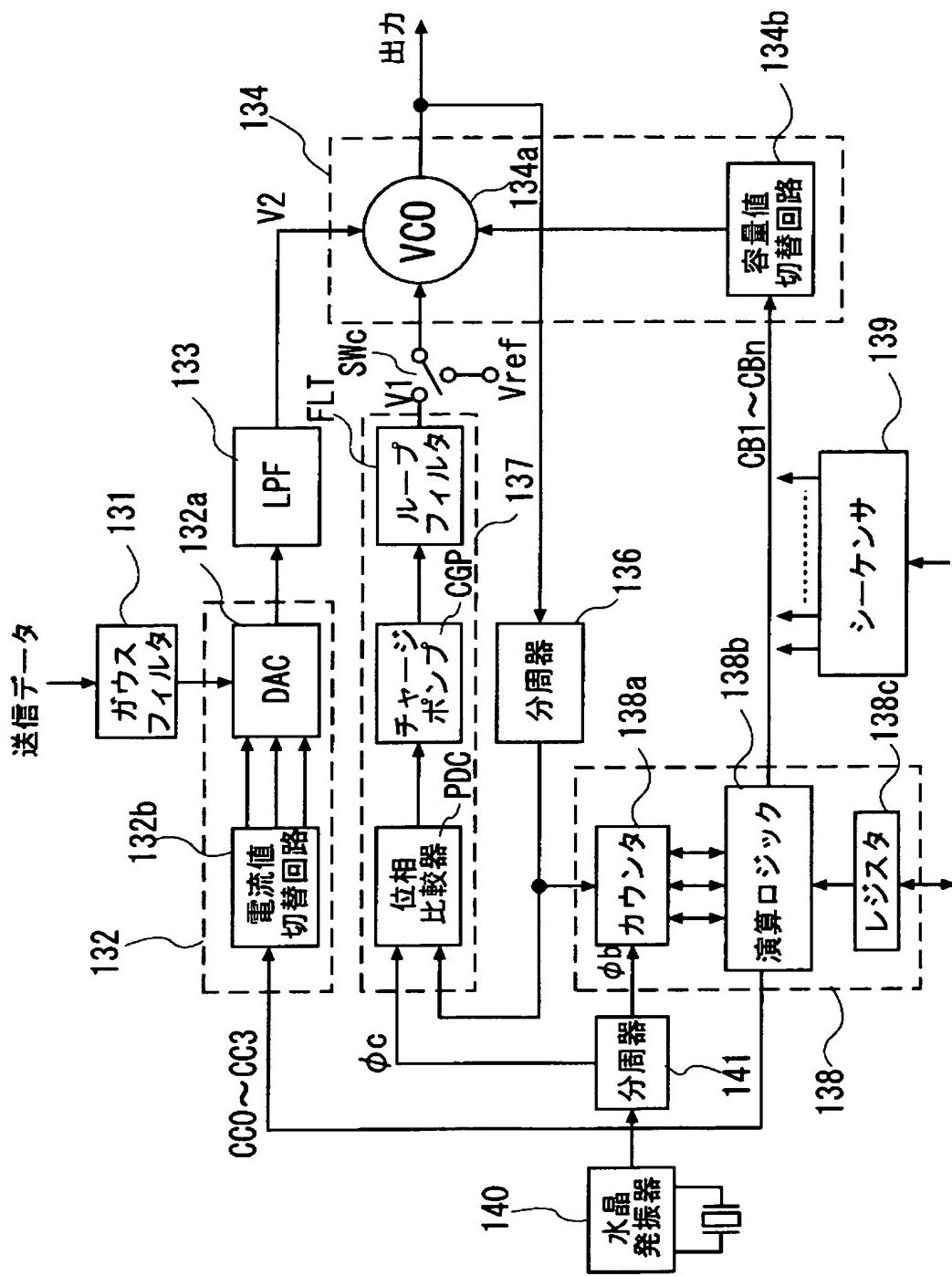
【書類名】

図面

【図 1】



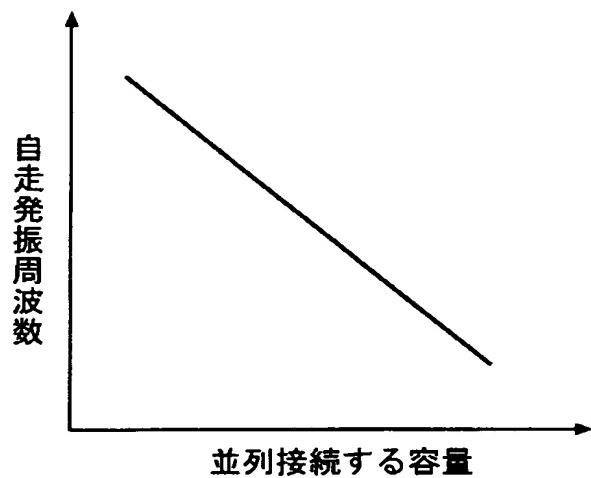
【図2】



【図3】

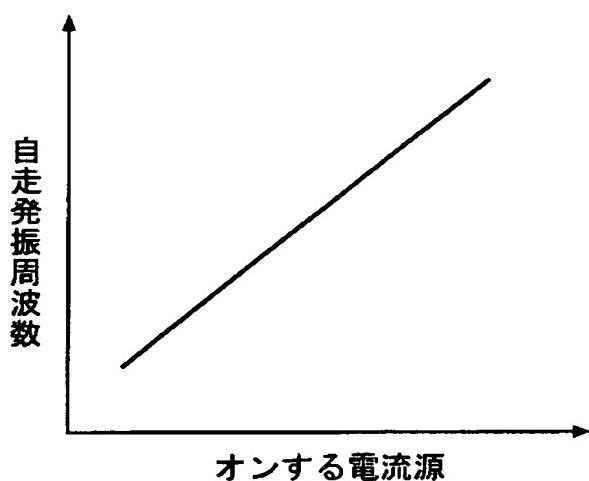
(a)

調整 1

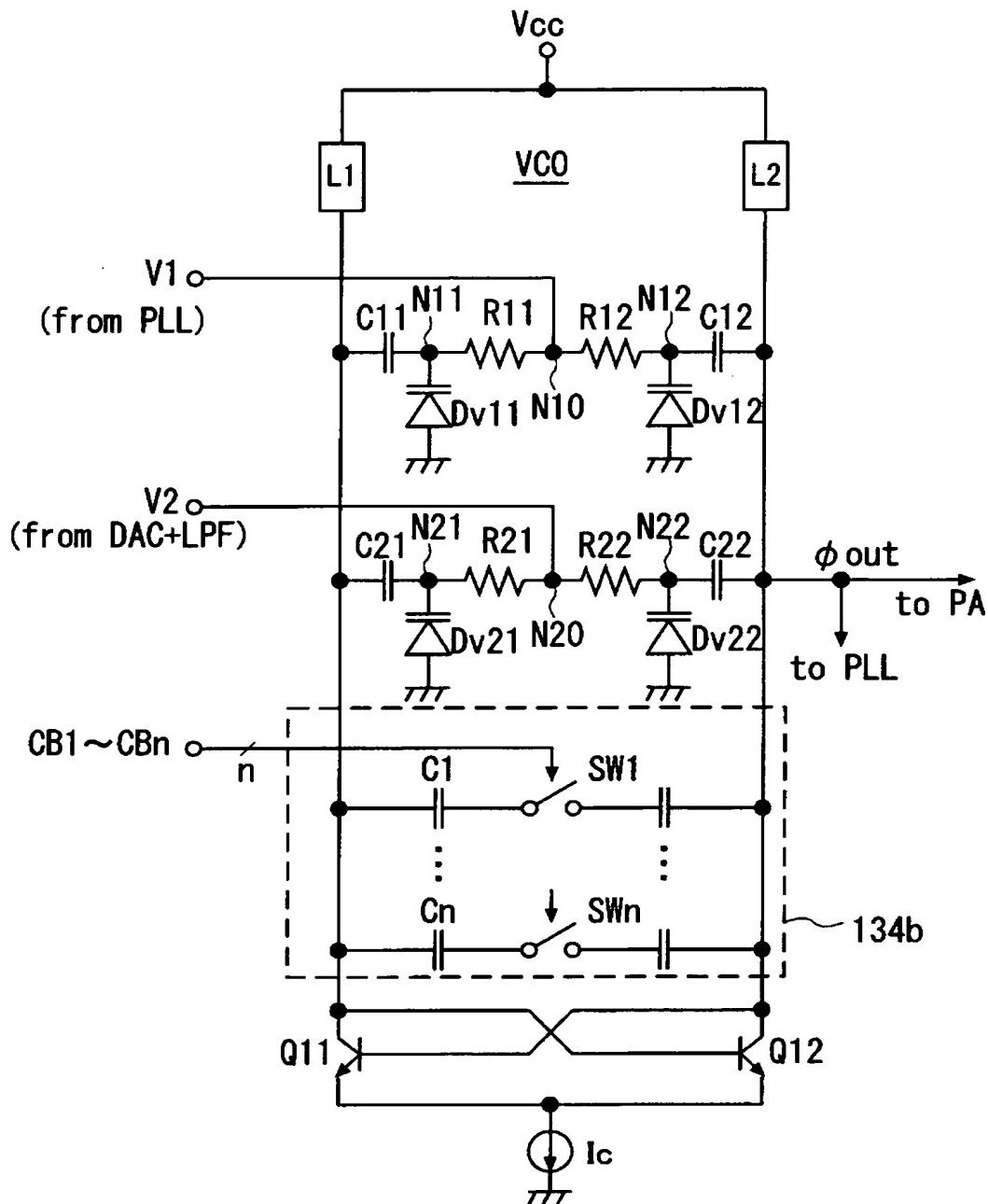


(b)

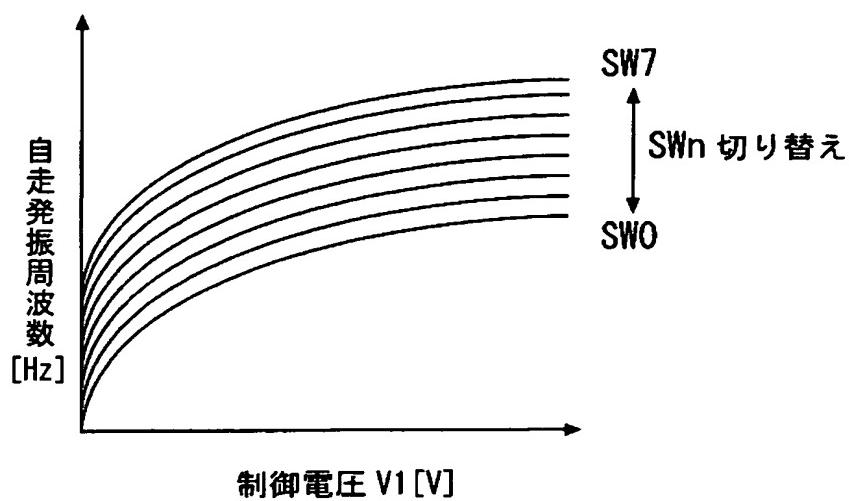
調整 2



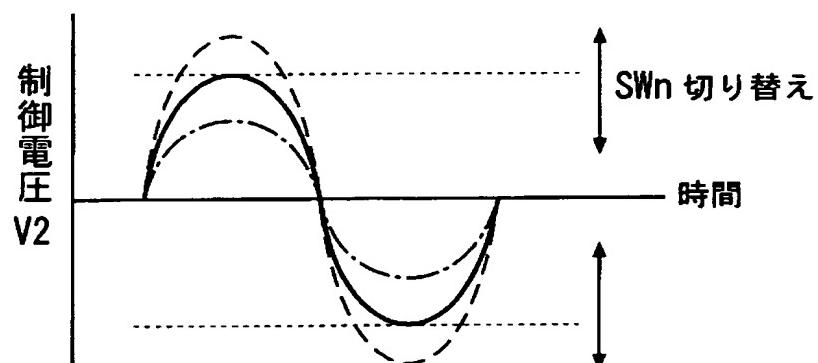
【図4】



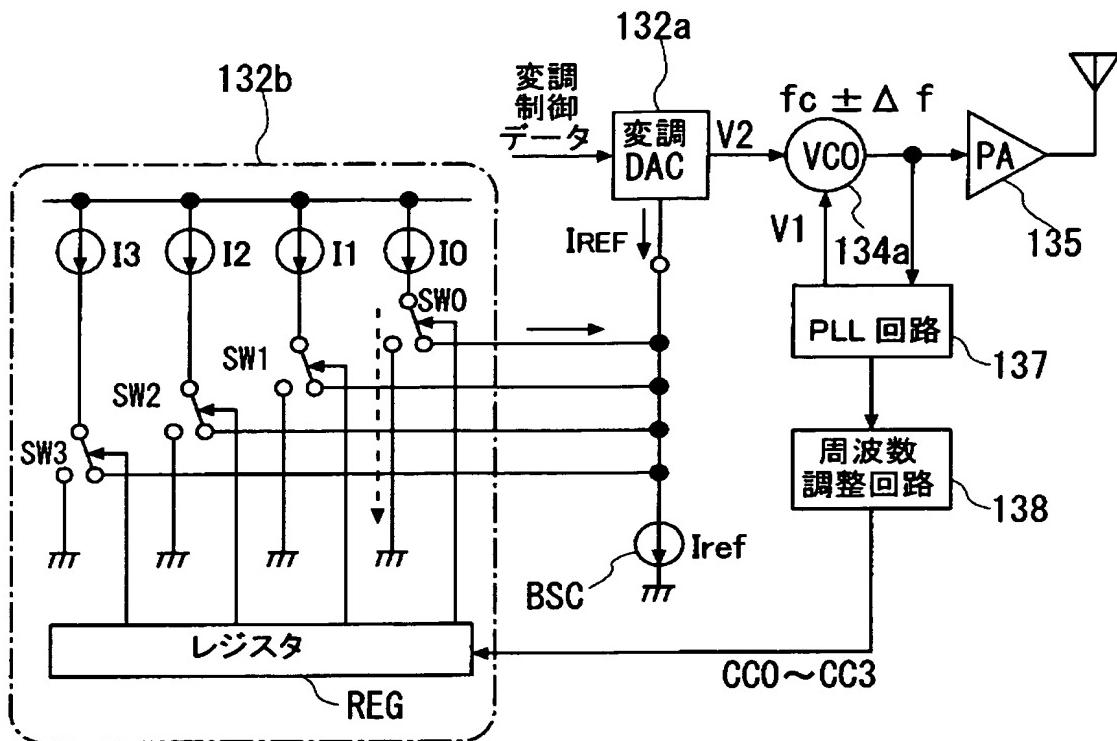
【図5】



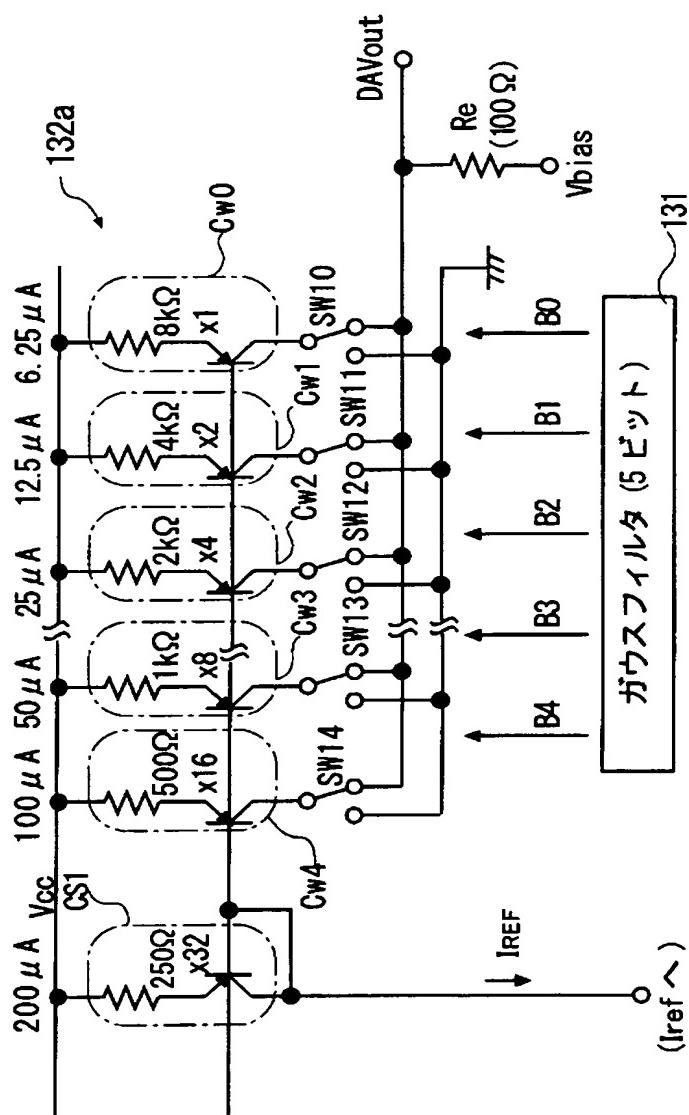
【図6】



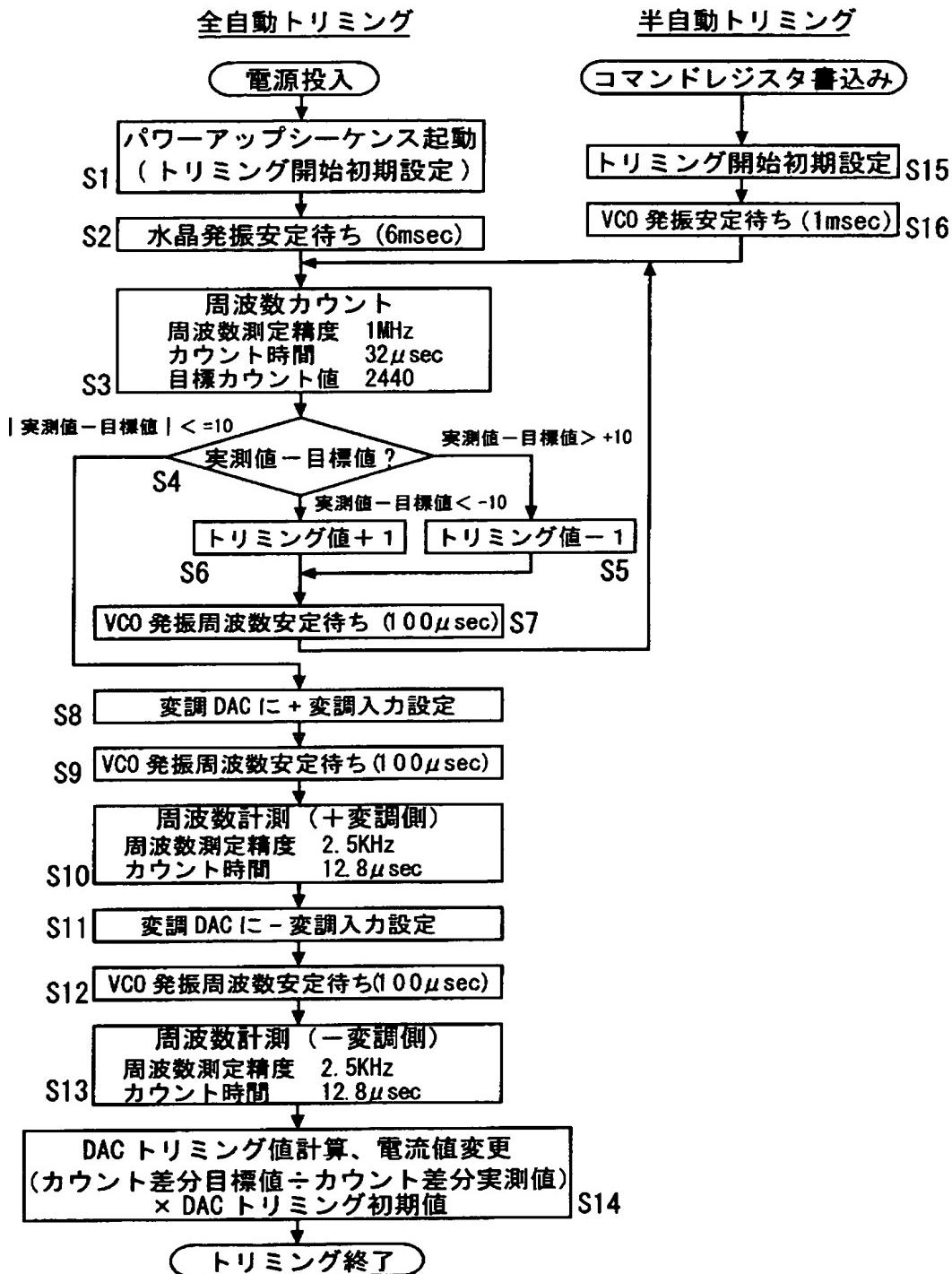
【図7】



【図8】



【図9】



【書類名】 要約書

【要約】

【課題】 送信データに応じて電圧制御発振回路（VCO）を制御して搬送波の周波数変調を行なう無線通信システムにおいて、変調用VCOのキャリア周波数および変調による周波数変位量を、製造工程でトリミングを行なうことなく調整できるようにする。

【解決手段】 電圧制御発振回路（134）の第1の制御電圧（V1）をPLLループからのフィードバック信号により制御して搬送波となるキャリア周波数信号を生成しながら、送信データに基づいて生成されたコードをDA変換するDA変換回路（132）の出力によって上記電圧制御発振回路の第2の制御電圧（V2）を制御して発振信号の周波数変調を行なう通信用半導体集積回路において、上記電圧制御発振回路の発振出力の周波数を測定し目標値との差に応じて上記DA変換回路の基準電流値を調整して周波数を補正する周波数調整制御回路（138）を設けるようにした。

【選択図】 図2

認定・付与口青率段

特許出願の番号	特願 2003-081734
受付番号	50300476928
書類名	特許願
担当官	第七担当上席 0096
作成日	平成15年 4月 1日

<認定情報・付加情報>

【提出日】	平成15年 3月25日
-------	-------------

次頁無

【書類名】 出願人名義変更届（一般承継）
【あて先】 特許庁長官 殿
【事件の表示】
【出願番号】 特願2003- 81734
【承継人】
【識別番号】 503121103
【氏名又は名称】 株式会社ルネサステクノロジ
【承継人代理人】
【識別番号】 100085811
【弁理士】
【氏名又は名称】 大日方 富雄
【提出物件の目録】
【包括委任状番号】 0308733
【物件名】 承継人であることを証明する登記簿謄本 1
【援用の表示】 平成15年4月11日付け提出の特許第3154542号の会社
分割による特許権移転登録申請書に添付のものを援用する
【物件名】 権利の承継を証明する承継証明書 1
【援用の表示】 平成16年3月9日付け提出の特願2003-087010の出
願人名義変更届（一般承継）に添付のものを援用する

認定・付加情報

特許出願の番号	特願2003-081734
受付番号	50400385786
書類名	出願人名義変更届（一般承継）
担当官	松崎 雄二 7485
作成日	平成16年 5月26日

<認定情報・付加情報>

【提出日】	平成16年 3月 9日
-------	-------------

特願 2003-081734

出願人履歴情報

識別番号 [000005108]

1. 変更年月日 1990年 8月31日

[変更理由] 新規登録

住所 東京都千代田区神田駿河台4丁目6番地
氏名 株式会社日立製作所

特願 2003-081734

出願人履歴情報

識別番号 [503121103]

1. 変更年月日 2003年 4月 1日

[変更理由] 新規登録

住 所 東京都千代田区丸の内二丁目4番1号
氏 名 株式会社ルネサステクノロジ